

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-148348

(P 2 0 0 1 - 1 4 8 3 4 8 A)

(43) 公開日 平成13年 5 月29日 (2001.5.29)

(51) Int. Cl. ⁷	識別記号	F I	テーマコード (参考)
H01L 21/205		H01L 21/205	
C30B 29/38		C30B 29/38	D
H01L 21/02		H01L 21/02	B
33/00		33/00	C
H01S 5/343		H01S 5/343	

審査請求 有 請求項の数22 O L (全14頁) 最終頁に続く

(21) 出願番号	特願2000-274555 (P 2000-274555)	(71) 出願人	000004237 日本電気株式会社 東京都港区芝五丁目7番1号
(62) 分割の表示	特願平10-62760の分割	(72) 発明者	砂川 晴夫 東京都港区芝五丁目7番1号 日本電気株式会社内
(22) 出願日	平成10年 3 月13日 (1998.3.13)	(72) 発明者	碓井 彰 東京都港区芝五丁目7番1号 日本電気株式会社内
(31) 優先権主張番号	特願平9-59076	(74) 代理人	100082935 弁理士 京本 直樹 (外2名)
(32) 優先日	平成9年 3 月13日 (1997.3.13)		
(33) 優先権主張国	日本 (J P)		

(54) 【発明の名称】 GaN系半導体素子とその製造方法

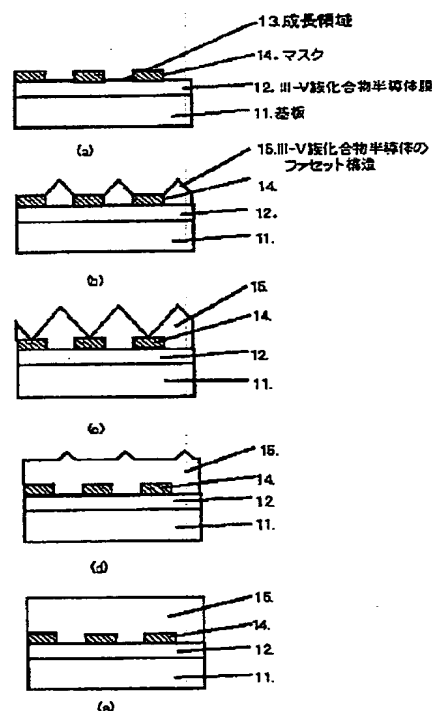
(57) 【要約】

【課題】 成長するⅢⅢⅢ-V族化合物半導体層と基板結晶の熱膨張係数差、および格子定数差によって生じるクラックを抑え、欠陥の導入を抑制する。

【解決手段】 マスク14により成長領域13を制限した基板を用いて、エピタキシャル成長によりⅢⅢⅢ-V族化合物半導体膜15のファセット構造を形成し

(b)、マスク14を覆うまでファセット構造を発達させる(c)。さらに、ファセット構造を完全に埋め込む

(d)。最終的に平坦な表面を有するⅢⅢⅢ-V族化合物半導体成長層を形成する(e)。



【特許請求の範囲】

【請求項1】 GaN系半導体と格子定数や熱膨張係数が異なる基板表面、あるいは前記基板上に形成されたGaN系半導体表面にパターニングされたマスク材料により成長領域を形成する工程と、前記成長領域にGaN系半導体がファセット構造を形成するように成長させ、隣接する成長領域のGaN系半導体とともに前記マスク材料を覆い表面を平坦化する工程と、前記GaN系半導体膜上にGaN系半導体素子の積層構造を形成する工程を有することを特徴とするGaN系半導体積層構造の形成方法。

【請求項2】 GaN系半導体と格子定数や熱膨張係数が異なる基板表面、あるいは前記基板上に形成されたGaN系半導体表面にパターニングされたマスク材料により成長領域を形成する工程と、前記成長領域にGaN系半導体がファセット構造を形成するように成長させ、隣接する成長領域のGaN系半導体とともに前記マスク材料を覆い表面を平坦化する工程と、前記GaN系半導体膜から少なくとも前記基板、マスク材料を除去する工程と、前記GaN系半導体膜上にGaN系半導体素子の積層構造を形成する工程とを有することを特徴とするGaN系半導体積層構造の形成方法。

【請求項3】 GaN系半導体と格子定数や熱膨張係数が異なる基板表面、あるいは前記基板上に形成されたGaN系半導体表面にパターニングされたマスク材料により成長領域を形成する工程と、前記成長領域にGaN系半導体がファセット構造を形成するように成長させ、隣接する成長領域のGaN系半導体とともに前記マスク材料を覆い表面を平坦化する工程と、前記GaN系半導体膜上にGaN系半導体素子の積層構造を形成する工程と、前記GaN系半導体膜から少なくとも前記基板、マスク材料を除去する工程とを有することを特徴とするGaN系半導体積層構造の形成方法。

【請求項4】 前記GaN系半導体素子は、ダブルヘテロ構造を含むGaN系半導体発光素子であることを特徴とする請求項1乃至3にいずれかに記載のGaN系半導体積層構造の形成方法。

【請求項5】 前記GaN系発光素子がGaN系半導体レーザであることを特徴とする請求項4記載のGaN系半導体積層構造の形成方法。

【請求項6】 GaN系半導体と格子定数や熱膨張係数が異なる基板と、前記基板表面、あるいは前記基板上に形成されたGaN系半導体表面に成長領域を形成するパターニングされたマスク材料と、前記成長領域でファセット構造を形成しながら成長したGaN系半導体が隣接する成長領域のGaN系半導体の成長とともに前記マスク材料を覆い、さらに前記GaN系半導体の成長により前記ファセット構造が埋め込まれて平坦化されたGaN系半導体膜と、前記平坦化されたGaN系半導体膜上にGaN系半導体素子の積層構造が形成されていることを

特徴とするGaN系半導体積層構造。

【請求項7】 前記GaN系半導体積層構造から少なくとも前記基板、マスク材料が除去されていることを特徴とするGaN系半導体積層構造。

【請求項8】 前記GaN系半導体素子は、ダブルヘテロ構造を含むGaN系半導体発光素子であることを特徴とする請求項6又は請求項7記載のGaN系半導体積層構造。

【請求項9】 前記GaN系発光素子がGaN系半導体レーザであることを特徴とする請求項8記載のGaN系半導体積層構造。

【請求項10】 GaN系半導体と格子定数や熱膨張係数が異なる基板表面、あるいは前記基板上に形成されたGaN系半導体表面にパターニングされたマスク材料により成長領域を形成する工程と、前記成長領域にGaN系半導体がファセット構造を形成するように成長させ、隣接する成長領域のGaN系半導体とともに前記マスク材料を覆い表面を平坦化する工程と、前記平坦化されたGaN系半導体膜上にGaN系半導体素子を形成する工程を有することを特徴とするGaN系半導体素子の製造方法。

【請求項11】 GaN系半導体と格子定数や熱膨張係数が異なる基板表面、あるいは前記基板上に形成されたGaN系半導体表面にパターニングされたマスク材料により成長領域を形成する工程と、前記成長領域にGaN系半導体がファセット構造を形成するように成長させ、隣接する成長領域のGaN系半導体とともに前記マスク材料を覆い表面を平坦化する工程と、前記GaN系半導体膜から少なくとも前記基板、マスク材料を除去する工程と、前記平坦化されたGaN系半導体膜上にGaN系半導体素子を形成する工程を有することを特徴とするGaN系半導体素子の製造方法。

【請求項12】 GaN系半導体と格子定数や熱膨張係数が異なる基板表面、あるいは前記基板上に形成されたGaN系半導体表面にパターニングされたマスク材料により成長領域を形成する工程と、前記成長領域にGaN系半導体がファセット構造を形成するように成長させ、隣接する成長領域のGaN系半導体とともに前記マスク材料を覆い表面を平坦化する工程と、前記平坦化されたGaN系半導体膜上にGaN系半導体素子を形成する工程と、前記GaN系半導体膜から少なくとも前記基板、マスク材料を除去する工程とを有することを特徴とするGaN系半導体素子の製造方法。

【請求項13】 前記GaN系半導体素子は、ダブルヘテロ構造を含むGaN系半導体発光素子であることを特徴とする請求項10乃至13のいずれかに記載のGaN系半導体素子の製造方法。

【請求項14】 前記GaN系発光素子がGaN系半導体レーザであることを特徴とする請求項13記載のGaN系半導体素子の製造方法。

【請求項 15】 GaN 系半導体と格子定数や熱膨張係数が異なる基板と、前記基板表面、あるいは前記基板上に形成された GaN 系半導体表面に成長領域を形成するパターンニングされたマスク材料と、前記成長領域でファセット構造を形成しながら成長した GaN 系半導体が隣接する成長領域の GaN 系半導体の成長とともに前記マスク材料を覆い、さらに前記 GaN 系半導体の成長により前記ファセット構造が埋め込まれて平坦化された GaN 系半導体膜と、前記平坦化された GaN 系半導体膜上に GaN 系半導体素子が形成されていることを特徴とする GaN 系半導体素子。

【請求項 16】 前記 GaN 系半導体素子から少なくとも前記基板、マスク材料が除去されていることを特徴とする請求項 15 記載の GaN 系半導体素子。

【請求項 17】 前記 GaN 系半導体素子は、ダブルヘテロ構造を含む GaN 系半導体発光素子であることを特徴とする請求項 15 又は請求項 16 記載の GaN 系半導体素子。

【請求項 18】 前記 GaN 系発光素子が GaN 系半導体レーザであることを特徴とする請求項 17 記載の GaN 系半導体素子。

【請求項 19】 前記 GaN 系半導体発光素子がアンドープ量子井戸活性層を有することを特徴とする請求項 4 又は 5 記載の GaN 系半導体積層構造の形成方法。

【請求項 20】 前記 GaN 系半導体発光素子がアンドープ量子井戸活性層を有することを特徴とする請求項 8 又は 9 記載の GaN 系半導体積層構造。

【請求項 21】 前記 GaN 系半導体発光素子がアンドープ量子井戸活性層を有することを特徴とする請求項 13 又は 14 記載の GaN 系半導体素子の製造方法。

【請求項 22】 前記 GaN 系半導体発光素子がアンドープ量子井戸活性層を有することを特徴とする請求項 17 又は 18 記載の GaN 系半導体素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、半導体結晶のエピタキシャル成長方法に関し、格子定数や、熱膨張係数の異なる基板上に III-V 族化合物半導体結晶膜をエピタキシャル成長させる方法及びこの成長方法これによって得られる III-V 族化合物半導体膜に関する。特に結晶欠陥の少ない半導体膜の形成が困難な GaN 系半導体のエピタキシャル成長方法の適用に有効である。

【0002】さらに GaN 系半導体素子及びその製造方法に関し、結晶欠陥の少ない GaN 半導体膜上に形成された GaN 系半導体素子及びその製造方法に関する。

【0003】

【従来の技術】 III-V 族化合物半導体で、例えば窒化ガリウム (GaN) は、禁制帯幅が 3.4 eV と大きく、かつ直接遷移型であることから青色発光素子材料として注目されている。

【0004】この材料を用いた発光デバイスを作製するための基板材料としては、成長させるエピタキシャル層と同じ物質のバルク結晶を用いることが望ましい。しかしながら、GaN のような結晶では、窒素の解離圧が高いことによりバルク結晶の作製が非常に困難であった。したがってバルク結晶の作製が非常に困難な材料を用いてデバイスを作製する場合は、例えばサファイア (Al₂O₃) 基板などのような格子定数、熱膨張係数などの物理的性質や、化学的性質も全く異なる基板が用いられてきた。

【0005】

【発明が解決しようとする課題】 このようなヘテロ基板上にエピタキシャル成長を行うと、基板や、エピタキシャル層に歪みや、欠陥が発生し、特に厚い膜を成長した場合には、クラックが発生することが報告されている「ジャパニーズジャーナル オブ アプライド フィジックス第 32 巻 (1993) 第 1528-1533 頁」(Jpn. J. Appl. Phys. Vol. 32 (1993) pp. 1528-1533)。このような場合には、デバイスとしての性能が極端に悪くなるばかりではなく、成長層が粉々に破壊されるという結果をしばしば招いた。

【0006】また格子不整合系のエピタキシャル成長において、転位密度が少ない高品質のエピタキシャル成長層を得るために、最初の結晶成長で 1 μm の SiO₂ 膜でストライプを形成したサファイア基板上に GaN 膜の選択成長を行い、格子欠陥や転位を特定の領域に集中させることが特開平 8-64791 号公報に記載されている。しかし特開平 8-64791 号公報の例では SiO₂ 膜部分で成長が起こらないために全面に平坦な成長層を得ることができず、素子形成箇所に制約が生じていた。

【0007】本発明の目的は、格子定数や熱膨張係数が異なるヘテロ基板を用いてエピタキシャル成長を行っても、基板やエピタキシャル成長層への歪みや欠陥の発生が少なく、また厚い膜を成長してもクラックが入りにくいエピタキシャル成長層を得るための成長方法を提供することにある。

【0008】さらに本発明の他の目的は、上記エピタキシャル成長を GaN 系半導体の成長に利用し結晶欠陥の少ない GaN 系半導体膜を提供することにある。

【0009】また本発明の他の目的は、上記エピタキシャル成長により形成された GaN 系半導体膜上に GaN 系半導体素子構造 (例えば GaN 系半導体発光素子構造) を作製することにより、優れた素子特性の得られる GaN 系半導体素子 (例えば GaN 系半導体発光素子) を提供することにある。

【0010】

【課題を解決するため手段】 本発明の GaN 系半導体積層構造の形成方法は、GaN 系半導体と格子定数や熱膨張係数が異なる基板表面、あるいは前記基板上に形成さ

れたGaN系半導体表面にパターニングされたマスク材料により成長領域を形成する工程と、前記成長領域にGaN系半導体がファセット構造を形成するように成長させ、隣接する成長領域のGaN系半導体とともに前記マスク材料を覆い表面を平坦化する工程と、前記GaN系半導体膜上にGaN系半導体素子の積層構造を形成する工程を有することを特徴とする。

【0011】また、本発明のGaN系半導体積層構造の形成方法は、GaN系半導体と格子定数や熱膨張係数が異なる基板表面、あるいは前記基板上に形成されたGaN系半導体表面にパターニングされたマスク材料により成長領域を形成する工程と、前記成長領域にGaN系半導体がファセット構造を形成するように成長させ、隣接する成長領域のGaN系半導体とともに前記マスク材料を覆い表面を平坦化する工程と、前記GaN系半導体膜から少なくとも前記基板、マスク材料を除去する工程と、前記GaN系半導体膜上にGaN系半導体素子の積層構造を形成する工程とを有することを特徴とする。あるいは、GaN系半導体と格子定数や熱膨張係数が異なる基板表面、あるいは前記基板上に形成されたGaN系半導体表面にパターニングされたマスク材料により成長領域を形成する工程と、前記成長領域にGaN系半導体がファセット構造を形成するように成長させ、隣接する成長領域のGaN系半導体とともに前記マスク材料を覆い表面を平坦化する工程と、前記GaN系半導体膜上にGaN系半導体素子の積層構造を形成する工程と、前記GaN系半導体膜から少なくとも前記基板、マスク材料を除去する工程とを有することを特徴とする。

【0012】さらに、本発明のGaN系半導体積層構造の形成方法は、前記GaN系半導体素子は、ダブルヘテロ構造を含むGaN系半導体発光素子であることを特徴とする。また前記GaN系発光素子がGaN系半導体レーザであることを特徴とする。

【0013】本発明のGaN系半導体積層構造は、GaN系半導体と格子定数や熱膨張係数が異なる基板と、前記基板表面、あるいは前記基板上に形成されたGaN系半導体表面に成長領域を形成するパターニングされたマスク材料と、前記成長領域でファセット構造を形成しながら成長したGaN系半導体が隣接する成長領域のGaN系半導体の成長とともに前記マスク材料を覆い、さらに前記GaN系半導体の成長により前記ファセット構造が埋め込まれて平坦化されたGaN系半導体膜と、前記平坦化されたGaN系半導体膜上にGaN系半導体素子の積層構造が形成されていることを特徴とする。さらに、前記GaN系半導体積層構造から少なくとも前記基板、マスク材料が除去されていることを特徴とする。

【0014】また、本発明のGaN系半導体積層構造は、前記GaN系半導体素子は、ダブルヘテロ構造を含むGaN系半導体発光素子であることを特徴とする。さらに、前記GaN系発光素子がGaN系半導体レーザで

あることを特徴とする。

【0015】本発明のGaN系半導体素子の製造方法は、GaN系半導体と格子定数や熱膨張係数が異なる基板表面、あるいは前記基板上に形成されたGaN系半導体表面にパターニングされたマスク材料により成長領域を形成する工程と、前記成長領域にGaN系半導体がファセット構造を形成するように成長させ、隣接する成長領域のGaN系半導体とともに前記マスク材料を覆い表面を平坦化する工程と、前記平坦化されたGaN系半導体膜上にGaN系半導体素子を形成する工程を有することを特徴とする。

【0016】また、本発明のGaN系半導体素子の製造方法は、GaN系半導体と格子定数や熱膨張係数が異なる基板表面、あるいは前記基板上に形成されたGaN系半導体表面にパターニングされたマスク材料により成長領域を形成する工程と、前記成長領域にGaN系半導体がファセット構造を形成するように成長させ、隣接する成長領域のGaN系半導体とともに前記マスク材料を覆い表面を平坦化する工程と、前記GaN系半導体膜から少なくとも前記基板、マスク材料を除去する工程と、前記平坦化されたGaN系半導体膜上にGaN系半導体素子を形成する工程を有することを特徴とする。あるいは、GaN系半導体と格子定数や熱膨張係数が異なる基板表面、あるいは前記基板上に形成されたGaN系半導体表面にパターニングされたマスク材料により成長領域を形成する工程と、前記成長領域にGaN系半導体がファセット構造を形成するように成長させ、隣接する成長領域のGaN系半導体とともに前記マスク材料を覆い表面を平坦化する工程と、前記平坦化されたGaN系半導体膜上にGaN系半導体素子を形成する工程と、前記GaN系半導体膜から少なくとも前記基板、マスク材料を除去する工程とを有することを特徴とする。

【0017】さらに、本発明のGaN系半導体素子の製造方法は、前記GaN系半導体素子は、ダブルヘテロ構造を含むGaN系半導体発光素子であることを特徴とする。また、前記GaN系発光素子がGaN系半導体レーザであることを特徴とする。

【0018】本発明のGaN系半導体素子は、GaN系半導体と格子定数や熱膨張係数が異なる基板と、前記基板表面、あるいは前記基板上に形成されたGaN系半導体表面に成長領域を形成するパターニングされたマスク材料と、前記成長領域でファセット構造を形成しながら成長したGaN系半導体が隣接する成長領域のGaN系半導体の成長とともに前記マスク材料を覆い、さらに前記GaN系半導体の成長により前記ファセット構造が埋め込まれて平坦化されたGaN系半導体膜と、前記平坦化されたGaN系半導体膜上にGaN系半導体素子が形成されていることを特徴とする。また、前記GaN系半導体素子から少なくとも前記基板、マスク材料が除去されていることを特徴とする。

【0019】さらに前記GaN系半導体素子は、ダブルヘテロ構造を含むGaN系半導体発光素子であることを特徴とする。前記GaN系発光素子がGaN系半導体レーザであることを特徴とする。

【0020】本発明のGaN系半導体積層構造およびその形成方法において、GaN系半導体発光素子がアンドープ量子井戸活性層を有することを特徴とする。

【0021】本発明のGaN系半導体素子およびその製造方法において、GaN系半導体発光素子がアンドープ量子井戸活性層を有することを特徴とする。

【0022】

【発明の実施の形態】本発明の実施の形態について、図面を用いて以下に説明する。

【0023】（第1の実施の形態）本発明の第1の実施の形態について、III-V族化合物半導体のエピタキシャル成長を例に図1を参照して説明する。

【0024】初めに、基板材料とは性質を異にし、その次の工程で成長する材料と同じか、あるいはその材料と格子定数や熱膨張係数の似た性質を有するIII-V族化合物半導体12を基板上に成長し、その表面上にフォトリソグラフィ法とウエットエッチング法を用いて基板上の成長領域を制限するマスク14を形成する。マスクの形状はストライプとし、このときマスク14の厚さは10nmから2μm程度であり、成長領域13およびマスク14のストライプ幅は、通常0.1μmから10μm程度とした。（図1（a））。

【0025】次に、成長領域に対しIII-V族化合物半導体膜のエピタキシャル成長を行う。マスク14の付いた基板をエピタキシャル装置の反応管に挿入して、水素ガス、窒素ガス、または、水素と窒素の混合ガスとV族原料ガスを供給しながら基板11を所定の成長温度まで昇温する。温度が安定してからIII族原料を供給して、成長領域13にIII-V族化合物半導体15を成長する。結晶成長方法は、好ましくはIII族原料に塩化物を用いる塩化物輸送法による気相成長（VPE：Vapor Phase Epitaxy）で行うが、III族原料に有機金属を用いる有機金属化合物気相成長（MOCVD：Metal Organic Vapor Phase Epitaxy）を用いてもよい。

【0026】III-V族化合物半導体15は、初期段階ではマスク14上に成長せず、成長領域13のみで結晶成長が起こり、成長領域上のIII-V族化合物半導体15にはファセット構造が形成される。このときのIII-V族化合物半導体15の成長条件はファセット構造が形成されるよう650℃から1100℃の成長温度、III族原料の供給量に対し等倍から200000倍を供給するV族原料の供給量の範囲で行う。（図1（b））。

【0027】さらにエピタキシャル成長を続けると、III-V族化合物半導体15はファセット構造の面に対

して垂直な方向に成長が進むため、成長領域だけでなくマスク14を覆うようになる。そして隣接する成長領域のIII-V族化合物半導体15のファセット構造と接触する（図1（c））。

【0028】さらにエピタキシャル成長を続けると、ファセット構造が埋め込まれ（図1（d））、最終的には、平坦な表面を有するIII-V族化合物半導体膜15を得ることができる（図1（e））。

【0029】通常、基板上に格子定数や熱膨張率の異なるIII-V族化合物半導体の結晶成長を行うと、基板との界面で発生した結晶欠陥にともなう転位は、界面と垂直方向に伸びるために、たとえエピタキシャル膜を厚くしても、転位の低減は見られない。

【0030】本実施の形態による方法では、選択成長により成長領域にファセット構造を形成している。このファセットは成長速度が他の面より遅いために現れる。ファセットの出現により転位がファセットに向かって進み、基板と垂直に伸びていた転位が垂直な方向へ伸びることができなくなる。結晶欠陥はファセットの成長とともに横方向に曲げられ、エピタキシャル膜の膜厚増加に伴い、成長領域では結晶欠陥が減少していき、結晶の端に出てしまうか、閉ループを形成することがわかった。これにより、エピタキシャル膜内の欠陥の低減が計られる。このようにファセット構造を形成して成長することで、結晶欠陥を大幅に減らせる。

【0031】特にIII族原料に塩化物を用いる塩化物輸送法による気相成長では、III-V族化合物半導体15の成長が速いため、ファセット構造のうち基板面と同じ面が消えるのがはやい。したがって基板と垂直に伸びる転位は、はやくからファセット構造のうち基板面と異なる面の方向に伸びることになりIII-V族化合物半導体15における垂直に伸びる転位を大幅に減らすことができる。

【0032】なお、III族原料に有機金属を用いる有機金属化合物気相成長は塩化物輸送法による気相成長と比べて成長速度が遅くなるが、上述のようにのIII-V族化合物半導体15のファセット構造のうち基板面と同じ面がはやく消えるようにすればよい。例えば成長領域に対するマスクの面積を大きくすればマスク上からの成長種の供給量が増えるため成長領域におけるIII-V族化合物半導体15の成長をはやめることができる。

【0033】（第2の実施の形態）本発明の第2の実施の形態について、III-V族化合物半導体のエピタキシャル成長を例に図5を参照して説明する。

【0034】図5（a）～（b）までは第1の実施の形態の図1（a）から（e）と同様な工程で作製しているため説明を省略する。第2の実施の形態では、III-V族化合物半導体のエピタキシャル成長を行い成長層を平坦化した後に、第2のマスクを設け（図5（c））、第1の実施の形態と同様にファセット構造を形成し、平

平坦化を行っている (図 5 (d))。

【0035】第2の実施の形態では、図1(a)から(e)の作製工程を繰り返すことにより形成したIII-V族化合物半導体膜の欠陥密度をさらに低減することができる。

【0036】第1の実施の形態あるいは第2の実施の形態は、基板と格子定数や熱膨張係数の異なる材料を結晶成長する場合に有効であり、 Al_2O_3 、Si、SiC、 $MgAl_2O_4$ 、 $LiGaO_2$ 、ZnO等の基板への、GaN、GaAlN、InGaN、InN等のIII-V族化合物半導体の成長に適用できる。

【0037】また図1あるいは図5では基板にその次の工程で成長する物質と同じ、あるいはその物質と格子定数や熱膨張係数の似た性質を有するIII-V族化合物半導体膜表面にマスクを形成した例を示したが、基板11表面に直接マスクを形成して図1(b)~(e)あるいは図5(b)~(d)のプロセスを行っても同様な効果が得られる。

【0038】さらに本実施の形態ではマスク14としてストライプ状のパターンを用いた成長領域について説明を行ったが、これに限られるものではなく、ファセット構造が現れるものであれば、成長領域の形状が矩形状、丸状、又は三角状となるマスクでもよい。

【0039】(第3の実施の形態)次に、本発明の第3の実施の形態について説明する。第3の実施の形態は、第1の実施の形態あるいは第2の実施の形態で説明したIII-V族化合物半導体のエピタキシャル成長をGaN系半導体の成長に利用しGaN系半導体膜を形成するものである。

【0040】第3の実施の形態は、第1の実施の形態あるいは第2の実施の形態で説明したエピタキシャル成長をGaN系半導体に利用したものであり、共通する箇所については説明を簡略化する。

【0041】はじめに、GaN系半導体と熱膨張係数や格子定数の異なる基板材料上に、フォトリソグラフィ法とウェットエッチング法を用いて基板上の成長領域を制限するマスクを形成する。

【0042】次に成長領域に対しGaN系半導体のエピタキシャル成長を行う。成長領域に成長するGaN系半導体の結晶成長方法は、III族原料にガリウム(Ga)と塩化水素(HCl)の反応生成物である塩化ガリウム($GaCl$)とV族原料にアンモニア(NH_3)ガスを用いる塩化物輸送法による気相成長(VPE: Vapor Phase Epitaxy)であるハイドライドVPE法や、Ga原料に有機金属を用いる有機金属化合物気相成長(MOCVD: Metal Organic Vapor Phase Epitaxy)を用いる。成長温度は650℃から1100℃で行い、V族原料の供給量はIII族原料の供給量に対し等倍から200000倍を供給すればよい。

【0043】GaN系半導体層のエピタキシャル成長

は、第1の実施の形態と同様に、GaN系半導体が初期段階ではマスク上に成長せず成長領域のみで結晶成長が起こり、成長領域上のGaN系半導体膜には基板の面方位とは異なる面方位のファセット構造が形成される。

【0044】エピタキシャル成長を続けると、GaN系半導体はファセット構造の面に対して垂直な方向に成長が進むため、成長領域だけでなくマスクを覆うようになる。そして隣接する成長領域のGaN系半導体のファセット構造と接触する。さらにエピタキシャル成長を続けると、GaN系半導体によりファセット構造が埋め込まれ、最終的には、平坦な表面を有するGaN系半導体膜を得ることができる。

【0045】GaNはバルク結晶の作製が困難なため、従来のGaN系半導体の結晶成長では基板としてサファイア基板、SiC基板等を用いてきたが、これらの基板はGaN系半導体とは格子定数や熱膨張率が異なっている。このためGaN系半導体のエピタキシャル成長を行うと、基板との界面で発生した結晶欠陥にともなう転位が界面と垂直方向に伸び、たとえエピタキシャル膜を厚くしても転位の低減は見られなかった。

【0046】本実施の形態によるエピタキシャル成長方法では、GaN系半導体と熱膨張係数や格子定数の異なる基板材料上のマスク材料により選択的に形成された成長領域に、基板面方位とは異なる面方位のファセット構造を有するGaN系半導体をエピタキシャル成長している。このファセットは成長速度が他の面より遅いために現れ、ファセットの出現により、基板とGaN系半導体の界面付近から発生した転位がファセットに向かって進むようになり、基板と垂直に伸びていた転位が垂直な方向へ伸びることができなくなる。

【0047】したがってGaN系半導体の結晶欠陥はファセットの成長とともに横方向に曲げられ、GaN系半導体のエピタキシャル成長による膜厚の増加に伴い、成長領域では結晶欠陥が減少していき、結晶の端に出てしまいか、閉ループを形成する。これにより、エピタキシャル膜内の欠陥の低減が計られる。

【0048】このように基板上にマスクにより選択的に形成された成長領域にファセット構造を有するGaN系半導体膜を成長することで、GaN系半導体膜の結晶欠陥を大幅に減らすことが可能となる。

【0049】さらに、第3の実施の形態で得られるGaN系半導体膜は膜厚を所望の厚さに成長してから基板(サファイア基板等)とマスクとGaN系半導体の一部を除去することで、結晶欠陥の少ないGaN系半導体膜の基板として用いることができる。このようなGaN系半導体膜上にGaN系半導体素子を作製することで、GaN系半導体素子の積層構造の結晶性を改善することができる。

【0050】またGaN系半導体素子がGaN系半導体発光素子の場合、サファイア基板等で問題となってい

た GaN 系半導体発光素子における基板裏面への電極形成が可能になる。

【0051】さらに GaN 系半導体発光素子が GaN 系半導体レーザの場合は、GaN 系半導体とへき開面が異なるヘテロ基板上にレーザ構造を形成しても、へき開による共振器ミラーの作製が可能になる。

【0052】なお、第3の実施の形態における GaN 系半導体膜の形成は説明上第1の実施の形態のエピタキシャル成長を用いた記載としたが、第2の実施の形態でも適用可能である。

【0053】第3の実施の形態の説明では、GaN 系半導体と格子定数や熱膨張係数の異なる基板表面に直接マスクを形成する例を示したが、基板上に GaN 系半導体を成長した後に、該 GaN 系半導体表面にマスクを形成しても同様な効果が得られる。

【0054】さらに本実施の形態に用いるマスクとしては第1の実施の形態あるいは第2の実施の形態と同様な材料、寸法、形状を適用することができる。また本実施の形態における GaN 系半導体膜としては GaN、AlGaIn、InGaIn 等があげられるが GaN が最も好ましい。

【0055】また GaN 系半導体素子としては、GaN 系半導体レーザや GaN 系 LED 等の GaN 系半導体発光素子の他に FET や HBT などのデバイスにも適用可能である。

【0056】（第4の実施の形態）本発明の第4の実施の形態について、図6を参照して説明する。

【0057】第4の実施の形態は、GaN 系半導体と熱膨張係数や格子定数が異なる基板上に、第1の実施の形態のエピタキシャル成長を利用して GaN 系半導体厚膜を成長し、さらにこの GaN 系半導体厚膜上に GaN 系半導体素子を作製するものである。

【0058】第4の実施の形態では GaN 系半導体膜上の GaN 系半導体素子として GaN 系半導体発光素子を用いた場合について説明する。

【0059】はじめに、基板表面にマスクを形成し、フォトリソグラフィ法とウエットエッチングでマスクと成長領域に分離する。基板には、GaN 系半導体と熱膨張係数や格子定数の異なる基板材料上に GaN 系半導体が形成された基板を用いる。

【0060】マスク及び成長領域の形状としては、第1の実施の形態の説明のように成長領域の GaN 系半導体にファセットが出現する形状とする。

【0061】次に成長領域に対し GaN 系半導体のエピタキシャル成長を行う。GaN 系半導体の成長法は、III 族原料にガリウム (Ga) と塩化水素 (HCl) の反応生成物である塩化ガリウム (GaCl) と V 族原料にアンモニア (NH₃) ガスを用いるハイドライド VPE 法が好ましいが、有機金属化学気相成長法 (MOVPE) を用いてもよい。

【0062】GaN 系半導体のエピタキシャル成長は、第1の実施の形態と同様に、GaN 系半導体が初期段階ではマスク上に成長せず成長領域のみで結晶成長が起こり、成長領域上の GaN 系半導体には基板の面方位とは異なる面方位のファセット構造が形成される。

【0063】エピタキシャル成長を続けると、GaN 系半導体はファセット構造の面に対して垂直な方向に成長が進むため、成長領域だけでなくマスクを覆うようになる。そして隣接する成長領域の GaN 系半導体膜のファセット構造と接触する。さらにエピタキシャル成長を続けると、GaN 系半導体によりファセット構造が埋め込まれ、最終的には、平坦な表面を有する GaN 系半導体膜を得ることができる。

【0064】次に GaN 系半導体膜上に GaN 系半導体発光素子の素子構造を作製する。GaN 系半導体膜を形成した後、GaN 系半導体膜が形成された基板を MOCVD 装置にセットし、所定の温度、ガス流量、V/III 比で、n 型 GaN 層、n 型 AlGaIn クラッド層、n 型 GaN 光ガイド層、アンドープ InGaIn 量子井戸層とアンドープ InGaIn 障壁層からなる多重量子井戸構造活性層、p 型 AlGaIn 層、p 型 GaN 光ガイド層、p 型 AlGaIn クラッド層、p 型 GaN コンタクト層を順次形成しレーザ構造を作製する。

【0065】次に、レーザ構造を形成した基板を研磨器にセットし、基板、SiO₂ マスク、および GaN 系半導体膜の一部を研磨して GaN 系半導体膜を露出させる。露出した GaN 系半導体膜の面、すなわち GaN 系半導体発光素子裏面側に n 型電極を形成し表面側に p 型電極を形成する。

【0066】第4の実施の形態により以下の効果が得られる。

【0067】第1の実施の形態のエピタキシャル成長で得られた GaN 系半導体膜上に GaN 系半導体素子構造を成長することにより、従来のサファイア基板を用いた成長で問題となっていた GaN 系半導体素子構造におけるエピタキシャル成長膜の結晶性が改善でき、GaN 系半導体素子特性を向上させることができる。

【0068】さらに GaN 系半導体素子が GaN 系半導体発光素子の場合においては、裏面に電極を形成することができるため、従来のようにドライエッチング等複雑な作製工程で電極を GaN 系半導体膜の表面に形成することなく素子を作製でき電極作製工程が簡略化できる。

【0069】また GaN 系半導体発光素子が GaN 系半導体レーザの場合は、結晶欠陥が少ない GaN 系半導体厚膜を形成した後に基板、マスクを除去することで、へき開により GaN 系半導体レーザ構造の共振器ミラー面を形成できる。このため従来のドライエッチング等による複雑な工程で共振器ミラー面を形成したものに比べ大幅に簡略化でき歩留まりも大幅に向上できる。

【0070】なお、第4の実施の形態は上記の説明に限

定されるものではなく、必要に応じて他の構成、成長法を採ることが可能である。

【0071】例えば、GaN系半導体膜のエピタキシャル成長は第1の実施の形態だけでなく、第2の実施の形態の適用もできる。

【0072】さらにGaN系半導体膜上にGaN系半導体素子の積層構造を作製した後に基板、マスクを除去したが、GaN系半導体膜形成後に基板、マスクとGaN系半導体膜の一部を除去した後にGaN系半導体素子の積層構造を作製してもよい。

【0073】なお、GaN系半導体膜から基板、マスクを除去した例を説明したが、GaN系半導体膜上に形成されたGaN系半導体素子の結晶性の効果だけ得たいのであれば、基板、マスクの除去を行わず、GaN系半導体素子表面側に電極を形成する構成としてもよい。

【0074】さらに本実施の形態に用いるマスクとしては第1の実施の形態あるいは第2の実施の形態と同様な材料、寸法、形状を適用することができる。また本実施の形態におけるGaN系半導体膜としてはGaN、AlGaN、InGaN等があげられるがGaNが最も好ましい。

【0075】またGaN系半導体素子としては、GaN系半導体レーザやGaN系LED等のGaN系半導体発光素子の他にFETやHBTなどのデバイスにも適用可能である。

【0076】

【実施例】次に本発明の実施例について図面を参照して説明する。

【0077】（第1の実施例）本発明の実施例について、図1を参照して説明する。本実施例では、基板として、(0001)面サファイア(Al_2O_3)基板11上に1 μ m程度の膜厚のGaN膜12をあらかじめ形成した基板を用いた。このGaN膜12表面に SiO_2 膜を形成し、フォトリソグラフィ法とウエットエッチングでマスク14と成長領域13に分離した。成長領域13およびマスク14は、それぞれ5 μ mおよび2 μ mの幅のストライプ状である。ストライプ方向は<11-20>方向とした(図1(a))。

【0078】成長領域13に成長するGaN膜15は、III族原料にガリウム(Ga)と塩化水素(HCl)の反応生成物である塩化ガリウム($GaCl$)とV族原料にアンモニア(NH_3)ガスを用いるハイドライドVPE法を用いた。基板11をハイドライドの成長装置にセットし、水素雰囲気中で成長温度1000℃に昇温する。成長温度が安定してから、HCl流量を20cc/毎分で供給し、 NH_3 流量1000cc/毎分で5分程度供給することで、成長領域13にGaN膜15の{1-101}面からなるファセット構造を成長させた(図1(b))。さらに、20分間程度エピタキシャル成長を続け、マスク14を覆うまでファセット構造16を発

達させた(図1(c))。

【0079】エピタキシャル成長を続けることによりファセット構造を埋め込み(図1(d))、最終的には、5時間の成長で200 μ m程度の平坦な表面を有するGaN膜を形成させた(図1(e))。GaN膜15を形成後、アンモニアガスを供給しながら、常温まで冷却し成長装置より取り出した。

【0080】第1の実施例では成長領域を制限する選択成長により、側壁が{1-101}面からなるファセットを形成して結晶成長を行っている。このファセットは成長速度が他の面より遅いため現れてくる。ファセットが現れる前は、基板と垂直に伸びていた転位が、ファセットの出現でこの方向へ伸びることができなくなる。

【0081】本発明により成長した結晶を詳細に調べると、ファセットの出現で、横方向に曲げられ、エピタキシャル膜の膜厚増加に伴い、結晶の端に出ることがわかった。これにより、エピタキシャル膜内の欠陥の低減が計られる。

【0082】第1の実施例によって形成されたGaN膜15には、サファイア基板11と格子定数や熱膨張係数が違うにもかかわらずクラックが入っていないことが確認された。しかも、厚膜成長を行ったGaN膜には、欠陥が非常に少なく、欠陥密度は 10^4 cm²程度であった。

【0083】本実施例で成長したGaN膜は欠陥が非常に少なく、この上にレーザ、FET、およびHBTなどの高品質なデバイス構造を成長することで、デバイス特性を向上させることが可能となる。

【0084】さらにサファイア基板11を研磨等によって除去することで、GaN膜15を基板材料として用いることもできる。

【0085】第1の実施例では、GaN膜のエピタキシャル成長にハイドライドVPE法を用いて形成したが、有機金属化合物気相成長法(MOCVD)を用いても同様な効果が得られる。また Al_2O_3 基板11を用いたが、Si基板、ZnO基板、SiC基板、 $LiGaO_2$ 基板、 $MgAl_2O_4$ 基板等を用いても同様な効果が得られる。さらに Al_2O_3 基板11上にGaN膜12をあらかじめ形成したが、基板11上に直接マスクを形成してもよい。

【0086】またマスク14として SiO_2 を用いたがこれに限られるものではなく、 SiN_x 等の絶縁体膜でもよい。この実施例ではマスク14の幅を2 μ mとしたが、マスクを埋め込むことのできる幅であれば同様な効果が得られる。さらにストライプを<11-20>方向に形成したが、ファセットが形成されれば、これと垂直の方向<1-100>でもよく、これらの方向から傾けた角度であっても結晶成長の条件により、成長領域にファセット構造を形成することができる。なおファセット構造が形成される結晶成長の条件は材料によってそれぞ

れ異なる。

【0087】また GaN のエピタキシャル成長について述べたが、InGa_xN_{1-x}膜、AlGa_xN_{1-x}膜、InN_{1-x}膜をエピタキシャル成長しても同様な効果が得られる。さらに成長する III-V 族化合物に不純物の添加しても同様な効果が得られる。

【0088】(第2の実施例) 本発明の第2の実施例について、第1の実施例と同じく図1を参照して説明する。

【0089】第2の実施例では、基板として、(0001) 面 SiC 基板 11 上に 1 μm 程度の膜厚の Al_{0.1}Ga_{0.9}N 膜 12 をあらかじめ形成した結晶を用いた。この Al_{0.1}Ga_{0.9}N 膜 12 表面に SiO₂ 膜を形成し、フォトリソグラフィ法とウエットエッチングでマスク 14 と成長領域 13 に分離した。成長領域 13、およびマスク 14 は、それぞれ 2 μm、および 10 μm の幅のストライプ状である。ストライプ方向は <1-100> 方向とした (図1(a))。

【0090】成長領域 13 に成長する GaN 膜 15 は、III 族原料にガリウム (Ga) と塩化水素 (HCl) の反応生成物である塩化ガリウム (GaCl) と V 族原料にアンモニア (NH₃) ガスを用いるハイドライド VPE 法を用いた。基板 11 をハイドライドの成長装置にセットし、水素雰囲気中で成長温度 1000℃ に昇温する。成長温度が安定してから、HCl 流量を 20 cc/毎分で供給し、NH₃ 流量 2000 cc/毎分で 5 分程度供給することで、成長領域 13 に GaN 膜 15 の {1-101} 面からなるファセット構造を成長させた (図1(b))。

【0091】さらに、20 分間程度エピタキシャル成長を続け、マスク 14 を覆うまで GaN のファセット構造 15 を発達させた (図1(c))。

【0092】エピタキシャル成長を続けることによりファセット構造を埋め込み (図1(d))、最終的には、5 時間の成長で 200 μm 程度の平坦な表面を有する GaN 膜を形成させた (図1(e))。GaN 膜 15 の形成後、NH₃ ガスを供給しながら常温で冷却し、成長装置より取り出す。

【0093】第2の実施例によって形成された GaN 膜 15 には、SiC 基板 11 との格子定数や熱膨張係数が違ってもかかわらずクラックが入っていないことが確認された。しかも、厚膜成長を行った GaN 膜には、欠陥が非常に少なく欠陥密度は 10⁶ cm⁻² 程度であった。

【0094】本実施例で成長した GaN 膜は欠陥が非常に少なく、この上にレーザ、FET、および HBT などの高品質なデバイス構造を成長することで、デバイス特性を向上させることが可能となる。

【0095】また、SiC 基板 11 を研磨等によって除去することで、GaN 膜 15 を基板材料として用いることもできる。

【0096】第2の実施例では、GaN 膜のエピタキシャル成長にハイドライド VPE 法を用いて形成したが、有機金属化合物気相成長法 (MOCVD) を用いても同様な効果が得られる。また本実施例では、SiC 基板 11 を用いたが、Si 基板、ZnO 基板、Al₂O₃ 基板、LiGaO₂ 基板、MgAl₂O₄ 基板等を用いても同様な効果が得られる。さらに SiC 基板 11 上に膜厚の GaN 膜 12 をあらかじめ形成したが、基板 11 上に直接マスクを形成してもよい。

【0097】またマスク 14 として SiO₂ を用いたがこれに限られるものではなく、SiN_x 等の絶縁体膜でもよい。この実施例ではマスク 14 の幅を 10 μm としたが、マスクを埋め込むことのできる幅であれば同様な効果が得られる。さらにストライプを <1-100> 方向に形成したが、ファセットが形成されれば、これと垂直の方向 <1-120> でもよく、これらの方向から傾けた角度であっても結晶成長の条件により、成長領域にファセット構造を形成することができる。なおファセット構造が形成される結晶成長の条件は材料によってそれぞれ異なる。

【0098】またさらに基板 11 上の膜として Al 組成 0.1 の AlGa_xN_{1-x} を用いたが、この組成は任意のものでよく、この膜としてその他に AlN、InGa_xN_{1-x} などを用いても同様な効果が得られる。さらに GaN のエピタキシャル成長について述べたが、InGa_xN_{1-x} 膜、AlGa_xN_{1-x} 膜、InN_{1-x} 膜をエピタキシャル成長しても同様な効果が得られる。また成長する III-V 族化合物に不純物の添加しても同様な効果が得られる。

【0099】(第3の実施例) 本発明の第3の実施例について、図2を参照して説明する。

【0100】第3の実施例では、基板として、(111) 面の MgAl₂O₄ 基板 21 を用いた。この基板 21 表面に SiO₂ 膜 23 を形成し、フォトリソグラフィ法とウエットエッチングでマスク 23 と成長領域 22 に分離した。成長領域 22、およびマスク 23 は、それぞれ 4 μm、および 3 μm の幅のストライプ状である。ストライプ方向は <11-20> 方向とした (図2(a))。

【0101】GaN 膜の成長は、マスク 23 上に多結晶の GaN が付着を抑制するのに適したハイドライド VPE 法を用いた。この手法では、III 族原料にガリウム (Ga) と塩化水素 (HCl) の反応生成物である塩化ガリウム (GaCl) と、V 族原料にアンモニア (NH₃) ガスを用いる。

【0102】まず、基板 21 を成長装置にセットし、水素ガスを供給しながら 1000℃ 程度の高温で熱処理した後、500℃ に降温させ、HCl 流量を 0.5 cc/毎分で供給し、NH₃ 流量 1000 cc/毎分で 5 分程度供給することで、結晶成長領域 23 に約 20 nm の膜厚の GaN バッファ層 24 を形成する (図2

(b)) 。

【0103】この状態で、 NH_3 ガスを供給しながら 1000°C に昇温する。成長温度が安定してから、 HCl 流量を $20\text{cc}/\text{分}$ で供給し、 NH_3 流量 $1500\text{cc}/\text{分}$ で 5 分程度供給することで、成長領域 22 の GaN バッファ層 24 上に GaN の {1-101} 面からなるファセット構造 25 を成長させた (図 2 (c)) 。

【0104】さらに、エピタキシャル成長を続け、マスク 23 を覆うまで GaN 膜 25 のファセット構造を発達させた後、ファセット構造を埋め込みながら成長を続け、最終的には、 5 時間の成長で $200\mu\text{m}$ 程度の平坦な表面を有する GaN 膜 25 を形成させた (図 2 (d)) 。 GaN 膜 25 の形成後、 NH_3 ガスを供給しながら常温まで冷却し成長装置より取り出す。

【0105】第 3 の実施例によって形成された GaN 膜 25 には、 MgAl_2O_3 基板 21 との格子定数や熱膨張係数が違うにもかかわらずクラックが入っていないことが確認された。しかも、厚膜成長を行った GaN 膜には、欠陥が非常に少なく、 10^6cm^2 程度であった。

【0106】本実施例で成長した GaN 膜は欠陥が非常に少なく、この上にレーザ、FET、および HBT などの高品質なデバイス構造を成長することで、デバイス特性を向上させることが可能となる。また MgAl_2O_3 基板 21 を研磨等によって除去することで、 GaN 膜 25 を基板材料として用いることもできる。

【0107】第 3 の実施例では、 GaN 膜のエピタキシャル成長にハイドライド VPE 法を用いて形成したが、有機金属化合物気相成長法 (MOCVD) を用いても同様な効果が得られる。また実施例では、 MgAl_2O_3 基板 21 を用いたが、 Si 基板、 ZnO 基板、 SiC 基板、 LiGaO_2 基板、 Al_2O_3 基板等を用いても同様な効果が得られる。さらに MgAl_2O_3 21 上に直接マスクを形成したが、基板 21 上に GaN 膜をあらかじめ形成してもよい。

【0108】またマスク 14 として SiO_2 を用いたがこれに限られるものではなく、 SiN 等の絶縁体膜でもよい。さらにマスク 24 の幅を $10\mu\text{m}$ としたが、マスクを埋め込むことのできる幅であれば同様な効果が得られる。本実施例では、ストライプを $\langle 11-20 \rangle$ 方向に形成したが、ファセットが形成されれば、これと垂直の方向 $\langle 1-100 \rangle$ でもよく、これらの方向から傾けた角度でも結晶成長の条件により、成長領域にファセット構造を形成することができる。なお、ファセット構造が形成される結晶成長の条件は材料によってそれぞれ異なる。

【0109】また本実施例では基板上に低温バッファ層を設けた後に GaN 膜の成長を行っているため、結晶欠陥をより少なくすることが可能となる。

【0110】さらに、実施例では、 GaN のエピタキシ

ヤル成長について述べたが、 InGaN 膜、 AlGaN 膜、 InN 膜をエピタキシャル成長しても同様な効果が得られる。さらに成長する III-V 族化合物に不純物の添加しても同様な効果が得られる。

【0111】(第 4 の実施例) 本発明の第 4 の実施例について、図 3、図 4 を参照して説明する。図 3 は選択的にエピタキシャル成長する成長領域の形状を丸形状、三角形形状及び矩形状とした概略図である。

【0112】本実施例では、基板として (0001) 面の Al_2O_3 基板 41 上に $1\mu\text{m}$ 程度の膜厚の GaN 膜 42 をあらかじめ形成した結晶基板を用いた。

【0113】この GaN 膜 42 表面に SiO_2 膜を形成し、フォトリソグラフィ法とウエットエッチングでマスク 43 と成長領域 44 に分離した。成長領域 44 は、 $4\mu\text{m}$ の直径の丸状 (図 3 (a))、一辺が $3\mu\text{m}$ の三角形形状 (図 3 (b))、および $5\mu\text{m}$ 角の矩形状 (図 3 (c)) の 3 種類となるマスクをそれぞれ用いた。

【0114】形成した成長領域 44 に成長する GaN 膜 45 は、III 族原料にトリメチルガリウム (TMGa) 及びトリメチルアルミニウム (TMAI) と V 族原料にアンモニア (NH_3) ガスを用いる有機金属化合物気相成長法を用いた。

【0115】図 4 は図 3 の成長領域を形成した基板上に気相成長法を用いて III-V 族化合物半導体膜を形成する工程の概略図である。基板 41 を有機金属化合物気相成長装置にセットし、水素ガスと NH_3 ガスを供給しながら 1050°C の成長温度に昇温する。成長温度が安定してから、トリメチルガリウム流量を $5\text{cc}/\text{分}$ で供給し、 NH_3 流量 $5000\text{cc}/\text{分}$ で 10 分程度供給することで、成長領域 44 に GaN 膜 45 の {1-101} 面からなるファセット構造を成長させた (図 4 (a)) 。

【0116】さらに、 30 分間程度エピタキシャル成長を続け、マスク 43 を覆うまで GaN 層 45 のファセット構造を発達させた (図 4 (b)) 。

【0117】エピタキシャル成長を続けることにより GaN 層 45 のファセット構造を埋め込み (図 4 (c))、最終的には、 12 時間の成長で $100\mu\text{m}$ 程度の平坦な表面を有する GaN 膜 45 を形成させた (図 4 (d)) 。

【0118】3 種類の形状の成長領域に形成した GaN 膜 45 は、成長領域の形状によらず平坦な表面が得られ、サファイア基板 41 にクラックが入っていないことが確認された。また、本実施例では成長領域の形状を丸状、三角形、および矩形状の 3 種類としたが、マスク領域を埋め込むことのできる形状であれば多角形の形状、大きさによらず同様の効果がある。

【0119】本実施例で成長した GaN 膜は欠陥が非常に少なく、この上にレーザ、FET、および HBT などの高品質なデバイス構造を成長することで、デバイス特

性を向上させることが可能となる。

【0120】さらにサファイア基板41を研磨等によって除去することで、Ga₂N膜45を基板材料として用いることもできる。

【0121】第4の実施例では、Ga₂N膜のエピタキシャル成長にハイドライドVPE法を用いて形成したが、有機金属化合物気相成長法(MOCVD)を用いても同様な効果が得られる。またAl₂O₃基板41を用いたが、Si基板、ZnO基板、SiC基板、LiGaO₂基板、MgAl₂O₄基板等を用いても同様な効果が得ら

れる。さらにAl₂O₃基板41上に膜厚のGa₂N膜42をあらかじめ形成したが、基板41上に直接マスクを形成してもよい。

【0122】またマスク43としてSiO₂を用いたがこれに限られるものではなく、SiN_x等の絶縁体膜でもよい。

【0123】またGa₂Nのエピタキシャル成長について述べたが、InGa₂N膜、AlGa₂N膜、InN膜をエピタキシャル成長しても同様な効果が得られる。さらに成長するIII-V族化合物に不純物の添加しても同様な効果が得られる。

【0124】(第5の実施例) 本発明の第5の実施例について、図5を参照して説明する。

【0125】基板51には、1μmの膜厚のGa₂N膜52が形成された(0001)面のサファイア基板51を用いた。

【0126】この基板51表面にSiO₂膜を形成し、フォトリソグラフィ法とウエットエッチングで第1のマスク53と第1の成長領域54に分離した。第1の成長領域54、および第1のマスク53は、それぞれ2μm、および5μmのストライプ状とした。ストライプ方向は、〈11-20〉とした(図5(a))。

【0127】第1の成長領域54に成長する第1のGa₂N膜55は、上記の実施例1と同様にIII族原料にガリウム(Ga)と塩化水素(HCl)の反応生成物である塩化ガリウム(GaCl)とV族原料にアンモニア(NH₃)ガスを用いるハイドライドVPE法を用いた。基板51をハイドライドの成長装置にセットし、水素雰囲気中で成長温度1000℃に昇温する。650℃の温度から基板51をNH₃ガス雰囲気にする。成長温度が安定してから、HCl流量を10cc/毎分で供給し、NH₃流量4000cc/毎分で60分間の成長で、第1の実施例で説明した図1の(a)から(e)の成長工程を経て、第1のマスク53を埋め込んだ第1のGa₂N膜55を形成する(図5(b))。第1のGa₂N膜55を形成後、NH₃ガス雰囲気中で常温まで冷却し、成長装置より取り出す。

【0128】次に、Ga₂N膜55上に再びSiO₂膜を形成し、第2の成長領域56と第2のマスク57を形成する。それぞれのストライプ幅は、2μm、および5μm

mであり、ストライプ方向は〈11-20〉とした(図5(c))。この基板51上に、再び、第1の実施例で説明した図1の(a)から(e)の成長工程を経て、第2のマスク57を埋め込み、およそ150μmの第2のGa₂N層58を成長させ平坦化した表面を得た(図5(d))。

【0129】成長した第2のGa₂N膜58の欠陥を断面透過電子顕微鏡で調べた結果、欠陥が10⁴ cm²以下と極めて少ないものであった。ここでは、2段階の選択成長について述べたが、上記工程を繰り返すことでさらに欠陥密度を減少させることができる。

【0130】第5の実施例では、Ga₂N膜のエピタキシャル成長にハイドライドVPE法を用いて形成したが、有機金属化合物気相成長法(MOCVD)を用いても同様な効果が得られる。またAl₂O₃基板51を用いたが、Si基板、ZnO基板、SiC基板、LiGaO₂基板、MgAl₂O₄基板等を用いても同様な効果が得られる。さらにAl₂O₃基板51上にGa₂N膜52を成長した後にマスクを形成したが、これに限らず、基板上にGa₂N膜52を成長せず、直接第1のマスク53を成長してもよい。

【0131】またマスク53としてSiO₂を用いたがこれに限られるものではなく、SiN_x等の絶縁体膜でもよい。さらに成長領域がストライプとなるようにパターンニングされたマスクを用いたが、これに限らず、丸形状、矩形状、三角形状でもよい。またGa₂Nのエピタキシャル成長について述べたが、InGa₂N膜、AlGa₂N膜、InN膜をエピタキシャル成長しても同様な効果が得られる。さらに成長するIII-V族化合物に不純物の添加しても同様な効果が得られる。

【0132】本発明の各実施例ではGa₂N系のIII-V族化合物半導体を用いた例について述べたが、これに限られるものではなく、基板と格子定数あるいは熱膨張係数が異なるIII-V族化合物半導体の成長に適用可能であることはいうまでもない。

【0133】(第6の実施例) 本発明の第6の実施例について、図6を参照して説明する。図6は本発明のエピタキシャル成長をGa₂N膜の成長に用い、さらにこのGa₂N膜上にGa₂N系半導体レーザを製造する工程を説明するための概略図である。

【0134】図6に示す基板61には、1μmの膜厚のGa₂N膜62が形成された(0001)面のサファイア基板61を用いた。この基板61表面にSiO₂膜を形成し、第1から第4の実施例と同様にフォトリソグラフィ法とウエットエッチングで第1のマスク63と第1の成長領域64に分離した。第1の成長領域64、および第1のマスク63は、それぞれ5μm、および2μmのストライプ状とした。ストライプ方向は、〈11-20〉方向から10度傾けて形成した(図6(a))。

【0135】第1の成長領域64に成長する第1のGa

N膜65は、上記の実施例1と同様にIII族原料にガリウム(Ga)と塩化水素(HCl)の反応生成物である塩化ガリウム(GaCl)とV族原料にアンモニア(NH₃)ガスを用いるハイドライドVPE法を用いた。基板61をハイドライドの成長装置にセットし、水素雰囲気中で成長温度1000℃に昇温する。650℃の温度から基板51をNH₃ガス雰囲気にする。成長温度が安定してから、HCl流量を40cc/毎分で供給し、NH₃流量1000cc/毎分、およびシラン(SiH₄)流量0.01cc/毎分で150分間の成長で、第1の実施例で説明した図1の(a)から(e)の成長工程を経て、第1のマスク63を埋め込んだ膜厚200μmの第1のGaN膜65を形成する(図5(b))。第1のGaN膜65を形成後、NH₃ガス雰囲気中で常温まで冷却し、成長装置より取り出す。GaN膜65は、n型で、 $1 \times 10^{18} \text{ cm}^{-3}$ 以上のキャリア濃度であった。

【0136】次に、GaN系半導体レーザ構造の作製には、有機金属化学気相成長法(MOVPE)を用いて作製した。GaN膜65を形成後、MOCVD装置にセットし、水素雰囲気中で成長温度1050℃に昇温する。650℃の温度からNH₃ガス雰囲気にする。Siを添加した1μmの厚さのn型GaN層66、Siを添加した0.4μmの厚さのn型Al_{0.15}Ga_{0.85}Nクラッド層67、Siを添加した0.1μmの厚さのn型GaN光ガイド層68、2.5nmの厚さのアンドープIn_{0.15}Ga_{0.85}N量子井戸層と5nmの厚さのアンドープIn_{0.15}Ga_{0.85}N障壁層からなる10周期の多重量子井戸構造活性層69、マグネシウム(Mg)を添加した20nmの厚さのp型Al_{0.15}Ga_{0.85}N層70、Mgを添加した0.1μmの厚さのp型GaN光ガイド層71、Mgを添加した0.4μmの厚さのp型Al_{0.15}Ga_{0.85}Nクラッド層72、Mgを添加した0.5μmの厚さのp型GaNコンタクト層73を順次形成しレーザ構造を作製した。p型のGaNコンタクト層73を形成した後は、HN₃ガス雰囲気中で常温まで冷却し、成長装置より取り出す(図6(c))。2.5nmの厚さのアンドープIn_{0.15}Ga_{0.85}N量子井戸層と5nmの厚さのアンドープIn_{0.15}Ga_{0.85}N障壁層からなる多重量子井戸構造活性層69は、780℃の温度で形成した。

【0137】次に、レーザ構造を形成したサファイア基板61を研磨機にセットし、サファイア基板61、GaN層62、SiO₂マスク63、およびGaN膜65の50μm研磨してGaN膜65を露出させる。露出したGaN層65面には、チタン(Ti)-アルミ(Al)のn型電極74を形成し、p型のGaN層73上にはニッケル(Ni)-金(Au)のp型電極75を形成する(図6(d))。

【0138】図6に示すレーザ構造では、裏面にn型電極が形成されており、従来のようにドライエッチング等

複雑な作製工程でn型の電極を窒化物表面に形成することなく素子を形成できるため電極作製工程が簡略化できる。

【0139】また、サファイアとGaN系半導体とは結晶のへき開面が異なるため、従来サファイア基板上に作製したレーザ構造の共振器ミラーはへき開により形成することが困難であった。

【0140】これに対し、本実施例では結晶欠陥が少ないGaN層65を厚く成長することができるため、サファイア基板やマスク材料を除去してもGaN65上に形成したGaN系半導体のレーザ構造には影響がなく、またGaN層65上のレーザ構造はへき開により共振器ミラー面を形成できる利点を持っているため、従来のドライエッチング等による複雑な工程で共振器ミラー面を形成したものに比べ大幅に簡略化でき歩留まりも大幅に向上した。

【0141】本実施例では、GaN層65上にレーザ構造形成してから、サファイア基板51、GaN膜62、SiO₂マスク63を研磨したが、レーザ構造を作製する前にサファイア基板61、GaN膜62、SiO₂マスク63を研磨しても同様な効果が得られる。

【0142】また、本実施例では、サファイア基板61、GaN層62、SiO₂マスク63の研磨、およびGaN膜65の一部を研磨して、n型の電極を形成したが、研磨を行わずにドライエッチングによりn型のGaN層66または65まで除去しn型電極を形成し、共振器ミラー面を形成することで従来の構造を作製することもできる。

【0143】

【発明の効果】以上説明したように、本発明によるIII-V族化合物半導体の成長方法は、初期成長段階で、マスクにより基板上的成長領域を制限し、ファセット成長を促すことで、成長するIII-V族化合物半導体層と基板結晶の熱膨張係数差、および格子定数差によって生じるクラックを抑え、欠陥の導入を抑制して、高品質のIII-V族化合物半導体層を形成することができる。従って、本発明による結晶を用いれば、この上に高品質の半導体素子、例えばレーザ構造や、トランジスタ構造を作製することができ、その特性が飛躍的に向上することが期待される。

【図面の簡単な説明】

【図1】本発明のIII-V族化合物半導体の形成方法を説明する工程概略図である。

【図2】AlGaN膜が形成されたMgAl₂O₃基板上にハイドライドVPE法を用いて、GaN膜を形成する工程の概略図である。

【図3】選択的にエピタキシャル成長する成長領域の形状を丸形状、三角形状、及び矩形状に形成した概略図である。

【図4】図3の丸形状、三角形状、及び矩形状の成長領

域を形成した基板上に気相成長法を用いてⅢⅢⅢ-V族化合物半導体膜を形成する工程の概略図である。

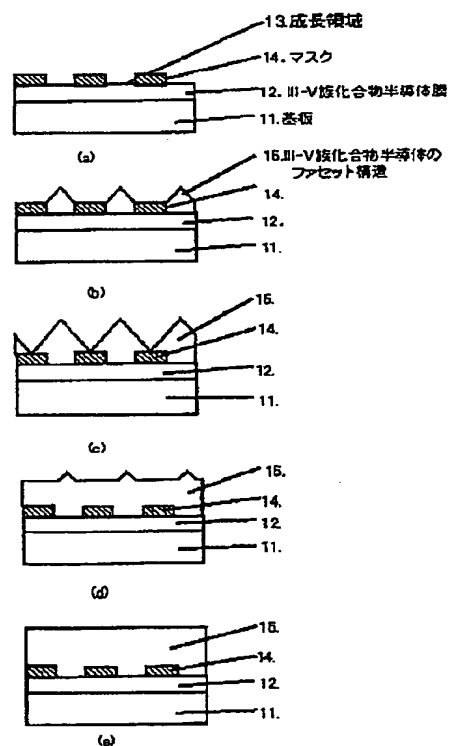
【図5】本発明の成長方法を2回繰り返して形成したGaN膜の概略図である。

【図6】本発明の成長方法を用いて形成したGaN膜上にGaN系半導体レーザー構造を形成する工程の概略図である。

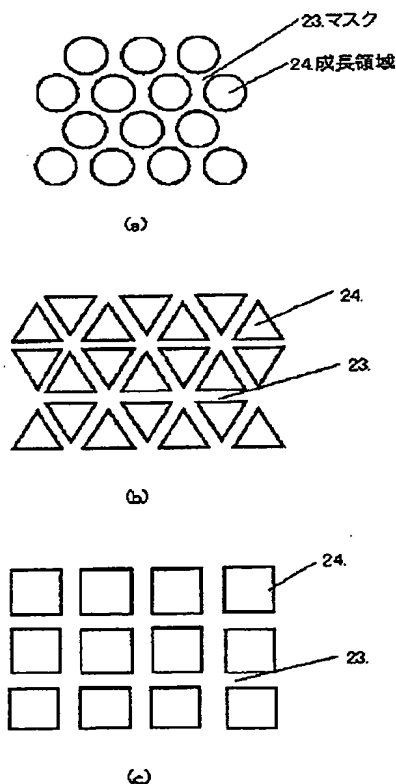
【符号の説明】

- 11 基板
12 基板に形成されたⅢⅢⅢ-V族化合物半導体膜
13 ⅢⅢⅢ-V族化合物半導体を成長させる成長領域
14 マスク
15 エピタキシャル成長したⅢⅢⅢ-V族化合物半導体膜
16 ⅢⅢⅢ-V族化合物半導体のファセット構造
21 (0001)面のサファイア基板
22 GaN膜
23 マスク
25 エピタキシャル成長したGaN膜
31 (111)面のMgAl₂O₃基板
32 1μmのGaN膜、またはAlGaN膜
32 基板上に形成された成長領域
33 基板上に形成したSiO₂膜のマスク

【図1】

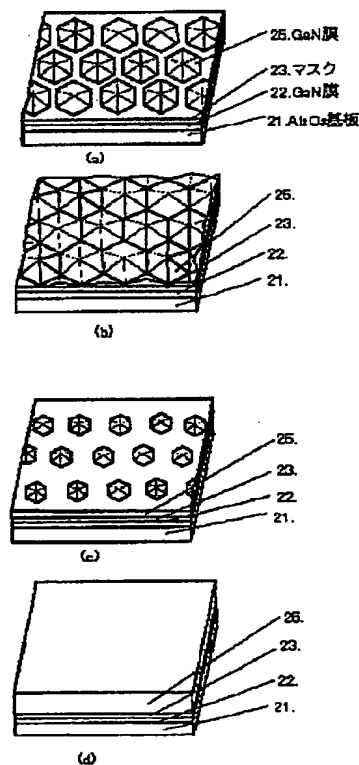


【図2】

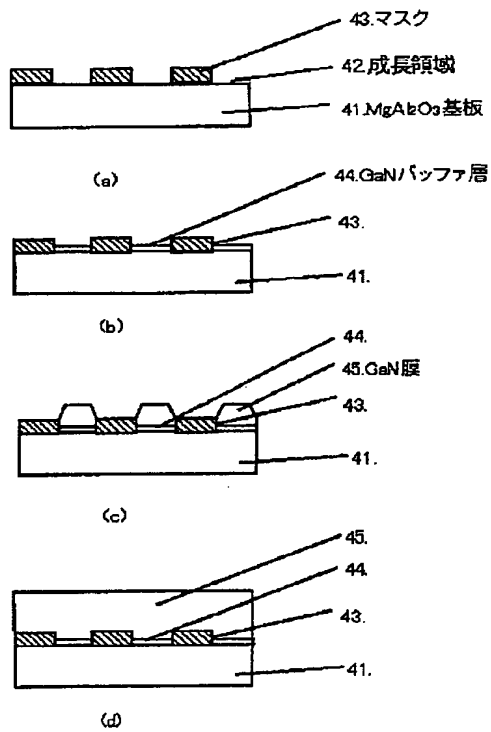


- 34 エピタキシャル成長したGaNバッファ層
35 ハイドライドVPE法で成長したGaN膜
43 マスク
44 成長領域
51 (0001)面のサファイア基板
53 第1のマスク
54 第1の成長領域
55 第1のGaN層
56 第2の成長領域
57 第2のマスク
58 第2のGaN層
65 n型GaN膜
66 n型GaN層
67 n型Al_{0.15}Ga_{0.85}Nクラッド層
68 n型GaN光ガイド層
69 10周期の多重量子井戸構造活性層
70 p型Al_{0.2}Ga_{0.8}N層
71 p型GaN光ガイド層
72 p型Al_{0.15}Ga_{0.85}Nクラッド層
73 p型GaNコンタクト層
74 Ti-Alのn型電極
75 Ni-Auのp型電極

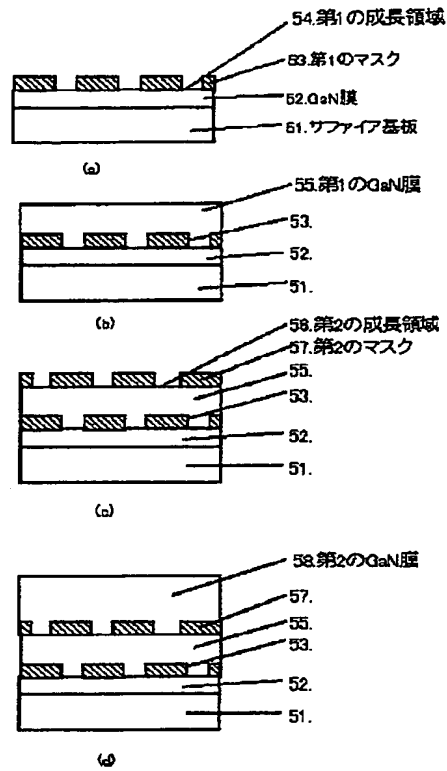
【図3】



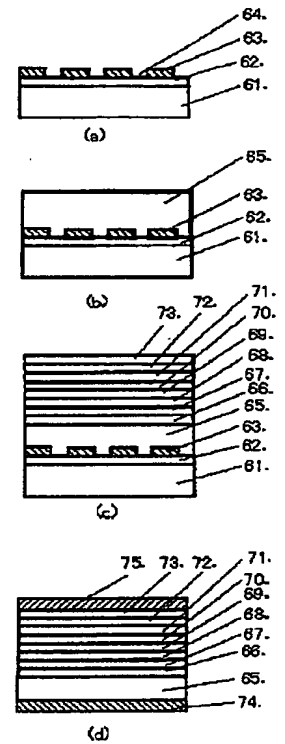
【図 4】



【図 5】



【図 6】



フロントページの続き

(51) Int. Cl.⁷
// C 23 C 16/34

識別記号

F I
C 23 C 16/34

テーマコード (参考)



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2001148348 A**(43) Date of publication of application: **29.05.01**

(51) Int. Cl.

H01L 21/205**C30B 29/38****H01L 21/02****H01L 33/00****H01S 5/343****// C23C 16/34**(21) Application number: **2000274555**(22) Date of filing: **13.03.98**(30) Priority: **13.03.97 JP 09059076**(62) Division of application: **10062760**(71) Applicant: **NEC CORP**(72) Inventor: **SUNAKAWA HARUO
USUI AKIRA****(54) GaN SEMICONDUCTOR ELEMENT AND
MANUFACTURING METHOD****(57) Abstract:**

PROBLEM TO BE SOLVED: To suppress defects by suppressing a crack due to a thermal expansion coefficient difference and lattice constant difference of a growing III-V compound semiconductor layer and a substrate crystal.

SOLUTION: The method for manufacturing a GaN semiconductor element comprises the steps of forming a structure of a III-V compound semiconductor film 15 by an epitaxial growth by using a substrate for limiting a growing area 13 by a mask 14 (b), and developing the structure until the structure is covered with the mask 14 (c). The method further comprises the step of completely embedding the structure (d). The method further comprises the step of forming a III-V compound semiconductor growth layer having a finally flat surface (e).

COPYRIGHT: (C)2001,JPO

